

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DELEGUE A LA RECHERCHE, LA TECHNOLOGIE ET A L'ENVIRONNEMENT

CENTRE DE DEVELOPPEMENT DES TECHNOLOGIES AVANCEES

THESE

EN VUE DE L'OBTENTION
DU GRADE DE MAGISTER
EN CYBERNETIQUE

OPTION : ARCHITECTURE DES SYSTEMES

Etude et developpement d'architectures pour le traitement rapide d'algorithmes sequentiels

Cas du schema de Horner

PAR :

Melle. Hamida-Said HAMOU

Soutenue le 05-01-1992, devant le jury compose de :

MR. C. BENMEHREZ	PRESIDENT
MR. M. BENHAMADI	EXAMINATEUR
MR. H. KHELALFA	EXAMINATEUR
MR. M. BELMIHOUB	EXAMINATEUR
MR. H. BESSALAH	RAPPORTEUR

Je dédie cette thèse

*Au professeur **BENHABYLES** et au professeur **ABANE***

yui na'ont remise sur pieds et réappris à marcher.

A ma mère, mon père,

à toute ma famille et tous mes amis

qui m'ont si bisn supportée dans le pire.

REMERCIEMENTS

REMERCIEMENTS

Je remercie Monsieur C. Benmehrez, chef du laboratoire Architecture des systèmes, pour m'avoir fait l'honneur de présider cette thèse.

*J'exprime ma **profonde** gratitude à Monsieur H. Bessalah, directeur du Centre de Développement des Technologies Avancées pour m'avoir proposé ce sujet et pour **ses** conseils et son suivi tout au long de la réalisation de ce travail.*

*J'adresse **mes** remerciements à Mrs. M. Benhamadi. H. Khelalfa et M. Belmihoub pour Leur participation au jury.*

Je remercie Mr. D. Bennouar et Melle. Z. Brahim pour leur aide technique sans limites.

Je ne manquerai pas d'adresser mes remerciements à K. Ait Saadi, L. Bendaouia, et M. Ahmed-Nacer pour l'aide pratique qu'ils m'ont fournie.

Je n'oublierai pas H. Bentoumi, P. Abdou. O.Nedjah, F. Guerroumi, Y. Grar, R. Baba-Ali et M. Anane qui ont fait la frappe. corrigé les inévitables fautes et surtout qui ont créé une ambiance amicale souvent très utile.

*Ma gratitude va enfin vers tous ceux que j'aurai oubliés et qui ont de près ou de Loin contribué à l'élaboration de cette **thèse**.*

RESUME

RESUME

Dans le cadre du développement des architectures parallèles, nous avons entrepris l'étude d'architectures pour le traitement rapide d'algorithmes séquentiels, au sein du laboratoire architecture des systèmes (C.D.T.A./MDRTE)

Parmi les algorithmes existants, certains ont une structure purement sérielle et sont donc non parallélisables. C'est le cas des fonctions récursives et itératives, telles le schéma de Horner ou les fractions continues.

Une manière d'améliorer les performances de traitement de tels algorithmes est l'utilisation de l'arithmétique on-line. Cette arithmétique est définie comme une méthode de traitement rapide, intéressante à mettre en oeuvre sur des structures multi-modules à grande vitesse, à configuration parallèle ou pipeline.

Comme exemple d'algorithmes itératifs, nous avons pris le cas du schéma de Horner et implémenté sur une architecture pipeline linéaire et une architecture pipeline matricielle.

L'objectif de ce travail est de démontrer, sur le cas du schéma de Horner, que le mode de calcul on-line et l'architecture pipeline permettent d'atteindre de hautes performances en matière de traitement de fonctions de type itératif ou récursif.

ملخص

في إطار البحوث التي تقام بمخبر هندسة الأنظمة ولتنمية الهندسات المتوازية إتخذنا دراسة هندسات للمعالجة السريعة للألغوريتمات المتسلسلة.

بعض الألغوريتمات الموجودة لها تركيب تسلسلي محض، وبالتالي ليست قابلة للموازاة، هذا شأن المعادلات التكرارية كمخطط هورنر.

إن إستعمال الحساب الخطي المتواصل لهو من الطرق لتحسين نتائج الألغوريتمات التكرارية. وبما أنه معد للمعالجات السريعة، فهو مهم الإستعمال مع الهندسات المتعددة الوحدات السريعة وذات التنظيم المتوازي أو التسلسلي الخطي.

أخذنا على سبيل المثال للألغوريتمات التكرارية، حالة على حسب مخطط هورنر المركبة على هندسة تسلسلية و تسلسلية خطية مصفوية.

الهدف من هذا العمل هو إظهار، على حسب حالة مخطط هورنر، أن عملية الحساب الخطي المتواصل و التسلسلي الخطي يمكن الحصول على نتائج جيداً راعية في معالجة الدوال التتابعية و التكرارية.

ABSTRACT

This research undertaken in the System Architecture laboratory deals with study of architectures processing fast sequential algorithms.

Among existing algorithms, some have a pure serial structure and cannot be parallelized. Examples of these are recursive and iterative functions such as Horner scheme or continuous fractions.

To perform the processing of such algorithms, on-line arithmetic is used.

This arithmetic is defined as a fast processing method, easily implemented on high speed multiprocessors with parallel or pipeline configuration.

As an example of iterative algorithms, we have chosen Horner scheme and we have implemented it on a linear pipeline architecture and an array pipeline architecture.

The aim of this work is to demonstrate for the Horner scheme that the on-line computing mode and the pipeline architecture allow high performances in iterative and recursive functions processing .

SOMMAIRE

SOMMAIRE

	PAGES
INTRODUCTION GENERALE	01
CHAPITRE PREMIER: Importance et place du calcul rapide	
Introduction	
1. Moyens de mise en oeuvre du calcul rapide	04
1.1. La technologie	
1.2. L'algorithmiaue	
1.3. L'architecture	
1.3.1. Nécessité du parallelisme	
1.3.2. Paramètres de performance	
2. Les systèmes parallèle et pipeline	12
2.1. Evolution des systèmes parallele et pipeline	
2.2. Schéma de classification des architectures parallèles	
2.3. Machine pipeline	
2.3.1. Classification des architectures pipeline	
3. Positionnement du probleme	27
3.1. Problématique du calcul rapide d'algorithmes non parallélisables	
3.1.1. système rnonoprocasseur	
3.1.2. système multiprocasseur	
3.1.3. système pipeline	
4. Conclusion	31

CHAPITRE DEUX: Traitement en simultanéité
mode on-line et half-line

Introduction

1. Traitement simultané d'opérateurs séquentiels	33
2. Définition du mode on-line	36
2.1. Caractéristiques générales	
3. Définition du mode half-line	39
3.1. Introduction du code quasi-canonique	
3.2. Multiplication en mode on-line	
3.2.1. Algorithme	
3.3. multiplication en mode half-line	
3.3.1. Algorithme	
4. Conclusion	46

CHAPITRE TROIS: Etude des algorithmes itératifs
-cas de Horner-

Introduction

1. Les problèmes rencontrés par le parallélisme	48
1.1. Les problèmes itératifs	
1.2. Les récurrences	
1.2.1. Les récurrences linéaires de premier ordre	
1.2.2. Les récurrences non linéaires	
1.3. Les systèmes linéaires numériques	
1.4. Evaluation d'algorithmes récursifs	
2. Calcul rapide d'algorithmes séquentiels -cas de Horner-	59
2.1. Étape de transformation	
2.2. Schéma de Horner	
2.3. Formalisme mathématique et algorithme	
3. Conclusion	74

CHAPITRE QUATRE : Etude et conception d'architectures on-line pour le cas du schéma de Horner

Introduction

1. Aspect architectural d'implantation des algorithmes on-line	75
1.1. Simulation des architectures	

2. Presentation des architectures simulées	80
2.1. Le pipeline vectoriel	
2.1.1. La première architecture	
2.1.2. La deuxième architecture	
2.2. Le réseau matriciel	

3. Conclusion	91
---------------	----

CONCLUSION GENERALE	92
----------------------------	-----------

BIBLIOGRAPHIE	95
----------------------	-----------

ANNEXE1	101
----------------	------------

ANNEXE2	103
----------------	------------

ANNEXE3	110
----------------	------------

ANNEXE4	114
----------------	------------