

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR
ET DE LA RECHERCHE SCIENTIFIQUE



Université de Batna
Faculté Des Sciences de l'Ingénieur
Département d'Electronique



Mémoire

Présenté en vue de l'obtention du diplôme de Magister en Electronique

OPTION

Micro-électronique IC-Design

PAR

Mohamed Amir ABDI

THEME

**Modélisation de l'inverse de la pente sous seuil des
transistors FETs nanométriques**

Devant le jury :

<u>Président :</u>	<i>Mr. Ramdane MAHAMDI</i>	<i>M.C</i>	<i>U. Batna</i>
<u>Rapporteur :</u>	<i>Mr. Fayçal DJEFFAL</i>	<i>M. C.</i>	<i>U. Batna</i>
<u>Examineurs :</u>	<i>Mr. Azzedine TELIA</i>	<i>Prof.</i>	<i>U. Constantine</i>
	<i>Mr. Fayçal AYAD</i>	<i>M.C</i>	<i>U. Jijel</i>
	<i>Mr. Abdelhamid BENHAIA</i>	<i>M. C.</i>	<i>U. Batna</i>
	<i>Mr. Zohir DIBI</i>	<i>M. C.</i>	<i>U. Batna</i>

Sommaire

Notations et constantes	1
Introduction Générale.....	3

Chapitre I: Transistor FET fortement submicronique

I.1	Introduction	5
I.2	Les transistors MOSFETs	5
I.2.1	Historique	5
I.2.2	Définition du transistor	6
I.2.3	Principe de fonctionnement	7
I.2.4	Principaux paramètres des MOSFETs.....	11
I.3	Effet liais a la reduction du canal	12
I.3.1	Diminution de la tension de seuil V_{TH} dans les canaux courts	13
I.3.2	DIBL (Drain Induced Barrier Lowering)	15
I.3.3	L'inverse de la pente sous seuil	16
I.3.4	Résistances séries parasites	18
I.4	Architecture émergente	19
I.4.1	Transistors à canal de silicium contraint	19
I.4.2	Les transistors SOI	20
I.4.3	Architecture multigrille	22
I.4.3.1	la structure double grille (double gate)	22
I.4.3.2	la structure Gate-All-Around MOSFET (GAA)	23
I.5	La nanotechnologies.....	24
I.5	Conclusion	26

Chapitre II: Méthodes de résolution des problèmes aux limites

II.1	Introduction.....	27
II.2	équations aux dérivées partielles.....	27
II.2.1	Position du problème.....	27
II.2.2	Expression des dérivées partielles	28
II.2.3	Conditions aux limites	30

II.2.3.1	Les conditions aux limites de Dirichlet.....	30
II.2.3.2	Les conditions aux limites de Neumann	31
II.3	Résolution de problème aux dérivées partielles	31
II.3.1	Méthode de séparation de variables	32
II.3.2	Méthode de la transformation de Laplace	32
II.3.3	Méthode de Green	33
II.3.4	Méthodes Approximatives	33
II.3.5	Méthodes numériques	35
II.3.5.1	méthode des différences finies	36
II.3.5.2	méthode des éléments finis	37
II.4	Méthode de newton Raphson.....	41
II.4.1	Teste de convergence.....	43
II.5	Conclusion.....	44

Chapitre III: Modélisation numérique des transistors DG/GAA MOSFETs

III.1	Introduction.....	44
III.2	Méthodologie de modélisation	44
III.2.1	Présentation du modèle et aspects numériques.....	49
III.2.1.a	calcul numérique.....	49
III.2.1.b	Modélisation de l'inverse de la pente sous seuil.....	50
III.3	Présentation et interprétation des résultats.....	51
III.3.1	Présentation des résultats	51
III.3.2	Interprétation des résultats	61
III.4	influence du profile du dopage	62
III.5	Conclusion.....	64

Chapitre IV: Modélisation numérique des transistors DG/GAA MOSFETs en présence des défauts

IV.1	Introduction	65
IV.2	Défauts dans la structure MOS	65
IV.3	Analyse numérique	66
IV.4	Présentation et interprétation des résultats	69

IV.4.1	Présentation des résultats	69
IV.4.2	Interprétation des résultats	73
IV.5	Conclusion	74
	Conclusion générale	75
	Références Bibliographiques	76
	Annexe A	80