

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR
ET DE LA RECHERCHE SCIENTIFIQUE

Université de Batna
Faculté Des Sciences de l'Ingénieur
Département d'Electronique

Mémoire
Présenté en vue de l'obtention du diplôme de Magister en Electronique

OPTION
Micro-électronique IC-Design

PAR
Fayçal MEDDOUR

THEME

Acquisition de données en technologie
CMOS 0.25 μ m

Devant le jury :

<u>Président :</u>	<i>Mr. Abdelhamid BENHAIA</i>	<i>M.C.</i>	<i>U. Batna</i>
<u>Rapporteur :</u>	<i>Mr. Zohir DIBI</i>	<i>M. C.</i>	<i>U. Batna</i>
<u>Examineurs :</u>	<i>Mr. Fayçal AYAD</i>	<i>M.C.</i>	<i>U. Jijel</i>
	<i>Mr. Abdelhamid OUNISSI</i>	<i>M. C.</i>	<i>U. Batna</i>
	<i>Mr. Ramdane MAHAMDI</i>	<i>M. C.</i>	<i>U. Batna</i>

Sommaire

Introduction	1
CHapitre I Généralités sur la conception et les technologies	
I.1.Introduction.....	4
I.2. conception analogique	4
I.2.1. Conception des Circuits Intégrés	4
I.2.2. Conception assistée par ordinateur.....	5
I.3. Conception D'un VLSI.....	6
I.4. Circuits Intégrés ASICs	8
I.4.1. définition	8
I.4.2. Avantages de l'utilisation d'ASICs.....	8
I.4.3. conception des ASICs	9
I.5. Aperçu sur la technologie des Semi-conducteurs	9
I.5.1. technologie Bipolaire	9
I.5.2. technologie MOS	10
I.5.3. Technologie CMOS	11
I.5.3.b. technologie BiCMOS	15
I.6. Conclusion	17
Chapitre II Base théorique	
II.1. Introduction	19
II.2.Transistor MOS	19
II.2.1. La structure MOS	19
II.2.2. Le transistor N-MOS	20
II.2.3. Fonctionnement du transistor N-MOS.....	21
II.2.4. Caractéristiques courant-tension du transistor N-MOS	24
II.3. Les miroirs de courant	26
II.3.1. Principe.....	27
II.3.2.Caractéristiques.....	27
II.3.3.Réalisation	28
II.4. Les miroirs de courant en technologie CMOS	28
II.4.2. Le montage cascode.....	30
II.4.3. Le montage WILSON.....	31
II.5. L'amplificateur opérationnel	31

II.5.1. Historique	31
II.5.2. Amplificateur opérationnel idéal	32
II.5.3. Amplificateur opérationnel réel	32
II.6. La structure "rail à rail"	35
II.6.1. Opération "Rail to Rail"	36
II.6.2. Étage d'entrée	36
II.7. Conclusion	40

Chapitre III Simulation

III.1. Introduction	42
III.2. Cahier de charge	42
III.3. Distributeur de courant	43
III.3.1. Schéma de test	43
III.4. Simulation du distributeur de courant	50
III.5. Multiplexeur à 16 entrées	53
III.5.1. Circuit de test	54
III.5.2. Simulation du multiplexeur	55
III.5.3. L'interrupteur (switcher)	56
III.6. Driver de tension contrôlée	61
III.6.1 Amplificateur opérationnel de type P	61
III.6.4. Simulation transitoire du driver	71
III.6.5. Simulation de stabilité	73
III.6.6. AC simulation	75
III.7. conclusion	80

Chapitre VI Layout

IV.1. Introduction	82
IV.2. layout	82
IV.3. Le cycle d'un circuit layout	83
IV.3.1. Partitioning	83
IV.3.2. Placement	84
IV.3.3. Routage	84
IV.4. Les couches de masques	85
IV.4.1. Le well	85
IV.4.2. Les couches des métaux	85
IV.4.3. Les couches de diffusions	86

IV.4.4. La couche du poly	86
IV.4.5. Les Vias et le contact	86
IV.5. Les techniques de layout	87
IV.5.1. L'appariement des composants (Matching)	87
IV.5.1.1. Les règles de base de Lambda.....	91
IV.5.2. Guard ring	92
IV.5.2. Limitations du courant transporté	93
IV.6 Layout des différents blocs de notre projet.....	93
IV.6.1 Layout d'un Switcher	93
IV.6.2 Layout du multiplexeur	94
IV.6.3. Layout du driver.....	96
IV.6.4. Layout du distributeur de courant	99
IV.7. Conclusion	100
Conclusion Générale	102
Bibliographies	104
Annexe	107