

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR
ET DE LA RECHERCHE SCIENTIFIQUE

UNIVERSITE DE BATNA
FACULTE DES SCIENCES DE L'INGENIEUR

MEMOIRE

Présenté au

DEPARTEMENT D'ELECTRONIQUE

Pour l'obtention du diplôme de

MAGISTER EN MICROELECTRONIQUE
Option : IC Design

Par

Samia KHALDI

Ingénieur, institut d'Electronique-Université de Batna

Intitulé

***Conception et Layout d'un CNA pour un
capteur de pression intelligent***

Devant le jury constitué de :

Dr. HOBAR Farida

Dr. BOUGUECHAL Nour-Eddine

Dr. MANK Otto

Dr. DIBI Zohir

Dr. HAFDHI Zoubida

Mr. BENHAYA Abdelhamid

Prof. Université de Constantine

Prof. Université de Batna

Prof. Université de Berlin

M.C. Université de Batna

M.C. Université de Batna

C.C. Université de Batna

Président

Rapporteur

Rapporteur

Examineur

Examineur

Examineur

Sommaire

Introduction	1
1. L'ASIC de correction de pression	2
2. Description fonctionnelle de l'ASIC	2
3. Les spécifications de convertisseur Numérique/Analogique	3
4. Organisation du travail	3
Chapitre I : Spécifications et limites de conversion du CNA	5
I.1 Définitions	5
I.2 Caractéristiques principales	7
I.2.1) Résolution	7
I.2.2) Précision	7
I.3 Spécifications	7
I.3.1 Erreur de gain	7
I.3.2 Erreur d'offset	8
I.3.3 Les erreurs de Linéarité	8
I.3.4 Monotonie	10
I.3.5 Temps d'établissement	10
I.3.6 Bande passante	10
I.4 Les limites de conversions	11
I.4.1 La génération de référence	11
a) Echelle résistive RCNA	11
a.1) Les disparités des composants	11
a.2) Les erreurs d'établissement	13
a.3) Les erreurs d'interrupteur	13
b) Somme de courants ICNA	14
b.1) Les disparités de courant	14
b.2) L'impédance finie de sortie	15
b.3) Erreur de commutation (Glitch)	15
c) Echelle capacitive CNA	16
c.1) Les disparités des capacités	16
c.2) La tension dépendant de condensateur	16
I.4.2 Les erreurs de circuit E/BMOS	17
a) L'injection de charge	17
b) Le couplage capacitif d'horloge	19
I.4.3 Les composantes d'erreur aléatoire	20
a) Le bruit thermique (KT/C)	20
b) Le bruit de scintillement (1/f) « Flicker »	21
Conclusion	22
Chapitre II : Les Architectures des CNAs	23
II.1 CNA Parallèle (Flash)	24
II.1.1 CNA à série de résistance	24
II.1.2 Le CNA flash à réseau de capacités	27
II.1.3 CNA flash à somme de courants	28
II.2 Les CNAs sériel	

II.2.1 CNA cyclique	29
II.2.2 CNA Pipeline	30
II.3 Conclusion	32
	33
Chapitre III : Conception et Simulation	34
III.1 CNA à amplificateur de charge binaire pondéré	34
Dimensionnement de la valeur de capacité de contre Réaction	35
III.2 CNA à Amplificateur de Réseau de charge en T	36
Dimensionnement de la valeur de capacité d'atténuation	38
III.3 Schéma synoptique	38
III.4 La logique de commande RUNDAC	40
III.5 CNA à amplificateur de réseau de charge en T	41
III.5.1 Conception et simulation	41
III.5.2 Considération pratiques et interprétations	43
a) La vitesse et la linéarité	43
b) L'injection de charge	44
c) La consommation électrique	45
d) L'intégrateur	45
III.6 La tension de référence V_{REF}	48
III.7 L'échantillonneur bloqueur	48
a) Le suiveur	49
b) L'injection de charge	51
III.8 La tension du mode commun	51
Considération pratiques et interprétations	52
III.9 Le circuit de polarisation en courant IBias	52
a) Conception et simulation	53
b) Considération pratiques et interprétations	55
III.10 Résultat de simulation de circuit totale	56
	56
Chapitre IV Masque (Layout) de CNA	61
4.1 Considération de Layout	62
a) Technique d'appariement	62
b) Considération du bruit	63
4.2 Floor-planning	64
4.3 La partie analogique	66
4.2.1 Le réseau de capacités	66
4.2.2 Les amplificateurs et le circuit VCM	70
a) L'intégrateur	70
b) Les résistances et le condensateur du circuit VCM	71
4.2.3 Réseau d'interrupteurs	71
4.2.4 L'échantillonneur bloqueur	72
4.2.5 Circuit de polarisation en courant IBias	73
4.4 La partie numérique	75
4.5 Le layout du CNA	76
	76
Conclusion	77

Annexe A	79
Annexe B	89
Bibliographie	92